



**XXII SNPTTE
SEMINÁRIO NACIONAL
DE PRODUÇÃO E
TRANSMISSÃO DE
ENERGIA ELÉTRICA**

BR/GPC/26
13 a 16 de Outubro de 2013
Brasília - DF

GRUPO - V

GRUPO DE ESTUDO DE PROTEÇÃO, MEDIÇÃO, CONTROLE E AUTOMAÇÃO DE SISTEMAS DE POTÊNCIA-GPC

MODELAGEM E VALIDAÇÃO DO CONTROLE SEQUENCIAL DE PARTIDA E PARADA, NO NÍVEL DE SUPERVISÃO, DE UMA UNIDADE DE GERAÇÃO HIDRÁULICA DE ENERGIA ELÉTRICA UTILIZANDO REDES DE PETRI.

Ricardo A. de Siqueira (*)
Escola Politécnica – USP, Voith Hydro Ltda

José Antonio Jardini
Escola Politécnica - USP

RESUMO

Apresenta-se a aplicação de uma abordagem para modelagem e análise de algoritmos de controle utilizando Redes de Petri Interpretadas. Como aplicação, utiliza-se o desenvolvimento do sistema de controle de partida e parada, no nível de supervisão, de um gerador de Usina Hidrelétrica, com foco nas fases de formalização e análise. São identificadas as necessidades da aplicação de um método formal para o desenvolvimento deste tipo de controle, suas vantagens e benefícios.

PALAVRAS-CHAVE

Gerador Hidráulico, Sistema de Controle, Metodologia, Modelagem e Validação, Redes de Petri.

1.0 - INTRODUÇÃO

Na produção de energia elétrica em Usinas Hidrelétricas (UHS), algumas das funções do Sistema Digital de Supervisão e Controle (SDSC) são o controle e a supervisão das sequências de partida e parada da Unidade Geradora (UG) (01), (02), (03).

No Brasil, dependendo da UG e da filosofia do SDSC, podem-se encontrar os seguintes estados da UG (03):

Estados Estáveis:

MP	Máquina Parada
PP	Pronta para Partir
MV	em Marcha a Vazio sem Excitação
MVE	em Marcha a Vazio com Excitação
S	Sincronizada no Sistema

Tipos de Parada:

PN	Parada Normal
86M	Parada de Emergência Mecânica
86E	Parada de Emergência Elétrica
86H	Parada de Emergência Hidráulica
86PS	Parada Parcial sem Rejeição de Carga
86PR	Parada Parcial com Rejeição de Carga

Este sistema de controle envolve troca de informações em tempo real (entradas e saídas, digitais e analógicas) e interação com os controles distribuídos dos vários subsistemas necessários à produção de energia elétrica (Unidade Hidráulica do Regulador de Velocidade e Controle de Frequência e Potência Ativa, Regulação de Tensão e Controle de Potência Reativa, Proteção e Medição, Auxiliares Elétricos, Auxiliares Mecânicos, etc.). Estes sistemas têm como característica fundamental, um comportamento dinâmico definido pela mudança de estados, em consequência da ocorrência de eventos discretos e evolução de variáveis contínuas, geralmente amostradas de forma discreta no tempo (04). Os Dispositivos Eletrônicos Inteligentes (IED) (05) com suas linguagens de programação, de acordo com a norma IEC 61131-3 (06) e atualmente com a norma IEC 61850 (07), como estado da arte dos sistemas modernos de automação elétrica¹, são largamente utilizados para este tipo de controle; porém, na maioria das vezes, é utilizada a *Implementação Direta* da linguagem de programação como algoritmo de controle, o que não possibilita uma modelagem e análise formais do problema de controle.

¹ Neste contexto, para diferenciar da automação industrial, entende-se como Automação Elétrica a automação de usinas hidrelétricas e subestações.

2.0 - JUSTIFICATIVAS

Geralmente, o processo de desenvolvimento de um sistema de controle lógico é desenvolvido sem o uso de métodos formais para a modelagem e análise. Ou seja, é desenvolvido a partir de uma *Especificação Informal*, podendo esta ser representada por: memorial descritivo, lista de sinais, P&ID do sistema a ser controlado (Objeto de Controle), juntamente com um conjunto de requisitos e limites de atuação do Sistema de Controle, passando geralmente pelas etapas: *Implementação Direta* (direta implementação do algoritmo de controle utilizando uma linguagem de programação do CLP), *Realização* (inclui o conjunto de hardware e software do CLP) e a *Validação Informal* (testes do programa do CLP depois de implementado, tendo como referência a *Especificação Informal*), conforme ilustrado na Figura-1, adaptada de (08), (09), a seguir, representada em RP Canal/Agência² (13).

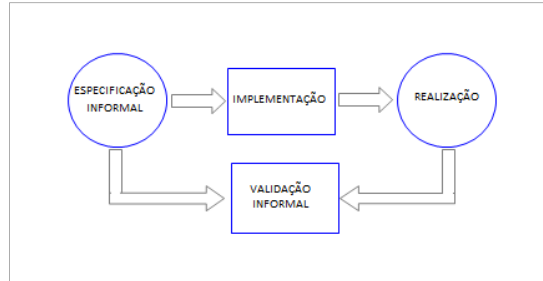


Figura 1 - Desenvolvimento Informal do Sistema de Controle.

Sob o ponto de vista de uma metodologia formal, na maioria dos casos, percebe-se que não há um formalismo para modelar e analisar o produto derivado deste processo, que é o algoritmo de controle, antes de sua implementação em linguagem de programação no CLP.

Então, a *Implementação Direta* e a *Realização* a partir de uma *Especificação Informal*, podem levar às seguintes dificuldades, considerando também o exposto em (08), (09):

- Pode haver diferentes soluções com diferentes níveis de facilidade de entendimento e de implementação, em função da experiência e cultura técnica do executante.
- Em uma primeira tentativa, podem ocorrer erros e conflitos no programa.
- Uma solução desenvolvida por uma pessoa pode não ser absolutamente transparente e inteligível para outra que não participou do desenvolvimento ou tem uma visão distinta do processo e suas necessidades.
- A Validação Informal geralmente não é completa e toma considerável tempo e energia dos envolvidos.

Estas dificuldades repousam principalmente na formulação incompleta do problema de controle, quando da *Especificação Informal* (10).

Constata-se ainda que, a utilização das linguagens padronizadas (IEC 61131-3) como *Implementação Direta*, não é adequada para a descrição de algoritmos sequenciais e concorrentes, porque estas não têm meios para a descrição visual do fluxo de controle no programa e podem apresentar algumas limitações e desvantagens, tais como:

- Não possibilitam uma análise formal antes de sua implantação e a identificação de erros ou conflitos, como algoritmo de controle atuando no sistema físico.
- As modificações necessárias, após a *Implementação Direta*, podem ser trabalhosas e com custos significativos.

Assim, pode-se concluir que na área de CLPs, está faltando uma linguagem que:

- É capaz de descrever graficamente algoritmos sequenciais e concorrentes.
- Fornecer uma realimentação visual do fluxo de controle no próprio algoritmo (estado atual, estado seguinte, evolução dos estados, etc.).

3.0 - METODOLOGIA PROPOSTA

Considerando-se os aspectos, necessidades e dificuldades descritas anteriormente, este trabalho propõe a aplicação de uma *Metodologia Formal*, representada na Figura 2, utilizando-se *Redes de Petri* (RP), especificamente *Redes de Petri Interpretadas para Processo* (RPIP) e *Redes de Petri Interpretadas por Sinais* (RPIS) e *RPIS Hierárquicas Temporizadas* (RPIS^{HT}) (08) para modelagem e validação deste sistema (Controle de Partidas e Paradas de uma Unidade de Geração de Energia Elétrica), conforme ilustrado na Figura 2. Depois, com o modelo validado, pode-se fazer a sua conversão (manual) para o SFC³ (Sequential Flow Chart) ou CFC⁴ (Continuous Function Chart). Pois existe uma estreita relação entre RPIS e SFC (IEC 61131). Todavia, existem algumas diferenças que devem ser consideradas e adaptadas no algoritmo em SFC.

² Rede de Petri Canal/Agência é uma representação diagramática composta de unidades ativas, representadas por retângulos e unidades passivas, representadas por círculos, conectados por meio de arcos direcionados que representam o fluxo de recursos ou do processo [13].

³ SFC é baseada em técnicas derivadas da RP, bem como GRAFCET (Grafic de Commande Etape-Transition) da França e o MFG (Mark Flow Graph) do Japão. Ambos GRAFCET e MFG são representações gráficas derivadas da teoria de RP. SFC é adequada para estruturação de programas e blocos de função, controle sequencial discreto, controle de estados e máquina de estados finitos.

⁴ CFC (Continuous Function Chart) é uma extensão das linguagens da norma IEC 61131-3, é uma linguagem semelhante à FBD (Function Block Diagram). Em CFC os blocos lógicos podem ser colocados livremente sobre a tela, ligados um ao outro e podem ser parametrizados.

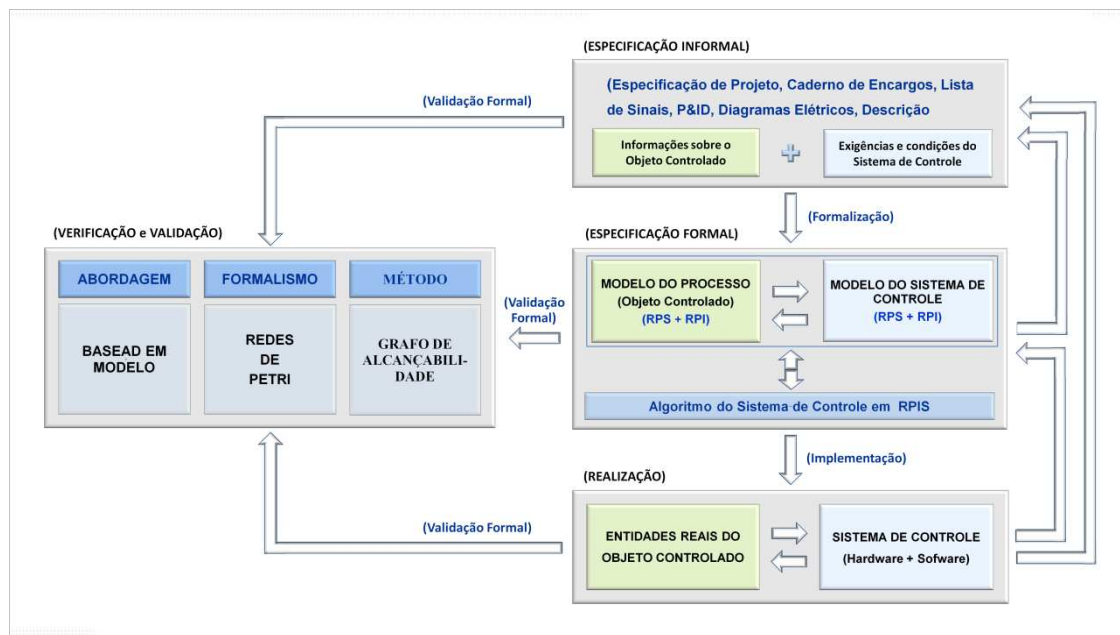


Figura 2 - Metodologia Formal Proposta para o Desenvolvimento do Sistema de Controle.

Neste trabalho, dá-se ênfase à etapa de *Formalização*, a qual é a conversão de uma *Especificação Informal* em uma *Especificação Formal*, esta pode ser feita com a ajuda de computadores, mas não é automática, uma vez que envolve também informação informal e depende da capacidade humana. A *Formalização* consiste em definir um conjunto de propriedades específicas e objetivos a serem satisfeitos pelo sistema de controle e a fazer a modelagem formal do processo ou objeto de controle, podendo estes modelos ser discretos ou híbridos, dependendo da abordagem. Estas duas partes (sistema de controle + objeto de controle) podem ser combinadas em um único modelo. Pode ainda ser feita a modelagem formal direta do algoritmo de controle, também denominada como *Síntese*. Na *Formalização* pode-se utilizar um formalismo por: Autômatos Finitos, Redes de Petri, PFS/MFG, Lógica Temporal, Sistemas Condição/Evento ou outros.

4.0 - REDES DE PETRI - RP

Redes de Petri (04), (11), (12) como ferramenta gráfica e matemática, são aplicáveis para muitos sistemas caracterizados como concorrentes, assíncronos, distribuídos, paralelos, determinísticos e/ou estocásticos. São capazes de expressar além da concorrência, a causalidade de um algoritmo de controle, como também, modelar comportamentos não autônomos⁵.

4.1 Redes de Petri Interpretadas para Processo - RPIP

As *Redes de Petri Interpretadas* (RPI) foram introduzidas no início dos anos 80, são RP Ordinárias⁶ com marcações binárias. Em adição as funcionalidades padrões da RP, elas permitem uma descrição explícita das entradas e saídas das instalações de uma forma bem definida. As RPIP são utilizadas para modelar processos específicos, se referem ao comportamento esperado da planta ou processo a ser controlado (objeto de controle). O modelo em RPIP é parecido com o modelo em RPIS, exceto que os sinais dos sensores são considerados como saídas e os sinais dos atuadores como sinais de entrada. Portanto, define-se a seguir, somente as RPIS e RPISTH.

4.2 Redes de Petri Interpretadas por Sinais - RPIS

Em *Redes de Petri Interpretadas por Sinais* (RPIS), a influência do meio ambiente no sistema é baseada em sinais, ao invés de eventos como usado na abordagem por RPI. Em RPIS, as transições estão associadas com uma condição de disparo dada como uma função booleana dos sinais de entrada. Os lugares de uma RPIS estão associados com ações especificando sinais de saída, isto é, permite interação com o ambiente externo.

A *Rede de Petri Interpretada por Sinais Temporizada* (RPIS^T) é uma RPIS estendida com uma informação de temporização. Em uma RPIS^T, são considerados atrasos de tempo associados com os arcos de entrada das transições. A *Rede de Petri Interpretada por Sinais Hierárquica* (RPIS^H) é uma RPIS estendida por um mapeamento, que associa os lugares da rede com sub-redes, as quais podem também conter lugares hierárquicos e assim por diante. Em uma RPIS, somente o refinamento de lugares é usado, isto porque os lugares descrevem um estado parcial ou processo no controlador que pode levar algum tempo, enquanto que as transições, por

⁵ Comportamentos não autônomos são típicos de sistemas dinâmicos, cuja evolução é condicionada por eventos externos e/ou pelo tempo.

⁶ RP Ordinária significa que a multiplicidade ou peso dos arcos é sempre um, ou seja, os arcos não são ponderados.

definição, são instantâneas, não consomem tempo. É um meio útil para uma modelagem estruturada do modelo, quando se trata de algoritmos grandes e difíceis de lidar, como na maioria dos casos reais, onde os métodos de análise são muito difíceis de aplicar, em função do crescimento exponencial do espaço de estados do sistema.

4.3 Definição Formal da Rede de Petri Interpretada por Sinais Hierárquica Temporizada - RPIS^{HT}

A RPIS é uma extensão da RP Ordinária e da RP Condição/Evento⁷, sendo a RPIS uma RP Não-Autônoma⁸, (04), (11), (12). Graficamente, tem dois tipos de nós, lugares e transições conectados através de arcos direcionados. Os lugares são associados com sinais de saída e as transições são qualificadas com expressões booleanas de sinais de entrada, as quais atuam como condições de disparo.

De acordo com (08), uma RPIS^{HT} é descrita pela 12-tupla: $RPIS^{HT} = \langle P, T, F, m_0, I, O, \varphi, \omega, \Omega, v, \eta, \tau \rangle$, onde: $\langle P, T, F, m_0 \rangle$ é a Rede de Petri Ordinária com lugares P , transições T , arcos F e uma marcação binária inicial m_0 , com $|P|, |T|, |F| > 0$ (04), (11), (12).

m_0 É a marcação inicial da RP Ordinária. A marcação de uma RP Ordinária é um mapeamento $\mathbf{m}: P \rightarrow \{0, 1, 2, \dots\}$, que atribui um número finito, inteiro e não negativo de marcas para cada lugar da RP. É descrita por um vetor \mathbf{m} , o qual tem uma dimensão igual à cardinalidade do conjunto de lugares P . Um lugar $p_i \in P$ é chamado *não marcado* sob a marcação \mathbf{m} , se o correspondente elemento deste vetor, denotado por $m(p_i)$ é zero; de outro modo, é chamado *marcado* com $m(p_i)$ marcas. Para uma dada marcação m_a , o conjunto de lugares marcados P_m é dado por $P_m(m_a) = \{p \in P: m_a(p) > 0\}$.

- I** Conjunto finito e não vazio dos sinais lógicos de entrada, $|I| > 0$.
- O** Conjunto finito e não vazio dos sinais lógicos de saída, $|O| > 0, I \cap O = \emptyset$.
- φ** Mapeamento associando cada transição $t_i \in T$ com uma condição de disparo $\varphi(t_i)$ = função booleana em I .
- ω** Mapeamento associando cada lugar $p_i \in P$ com uma saída $\omega(p_i)$. A saída é designada como um intervalo sobre o domínio correspondente do sinal de saída. $\omega(p_i): O \rightarrow ([V_{1,l}, V_{1,h}], \dots, [V_{|O|,l}, V_{|O|,h}])$, com $V_{1,l} \leq V_{1,h}$ e $V_i \in$ ao domínio (O_i) . Esta definição de intervalo inclui como casos especiais uma saída não especificada ("don't care") e a especificação de um único valor.
- Ω** Função de saída combinando a saída ω com todos os lugares marcados. A saída combinada para um sinal de saída pode ser um intervalo, um único valor, não especificado (o intervalo se assemelha ao domínio da variável) ou uma contradição (p.e. um lugar marcado define o sinal para 3, enquanto que, a mesma marcação em outro lugar marcado exige ser maior que 4).
- v** Variável, que designa um tipo de dado numérico, de acordo com a IEC61131 (booleano, inteiro, real) para todo o sinal $s \in I \cup O$.
- η** Mapeamento associando lugares $p_i \in P$ com sub-redes (redes hierárquicas) $\eta(p_i)$, η , não é definido ($\eta(p_i) = nil$) para lugares que não contém sub-redes.
- τ** Associa cada arco f_i que é um arco de entrada de uma transição, com $f_i \in (P \times T) \cap F$, com um tempo de atraso $\tau_i \in \mathbb{R}_0^+$, com $f_i = (p_j, t_k)$, ou seja, τ é o tempo mínimo que a ficha tem que ficar em p_j antes que possa ser removida pelo disparo de t_k . Uma vez que na rede temporizada, somente a marcação não é mais suficiente para descrever o estado do sistema, um vetor "clock" δ (contador de tempo) é utilizado, o qual associa cada lugar $p_i \in P$ com um "clock" δ_i .

De acordo com a Figura 4 a seguir, as duas redes apresentam o mesmo comportamento dinâmico. Na RP hierárquica com refinamento de lugar, o lugar p_2 recebe uma marca sempre que o lugar p_{2-1} recebe uma e, a transição t_2 pode somente disparar se o lugar p_{2-2} está marcado e sua função $\varphi(t_2) = \text{Verdadeira}$.

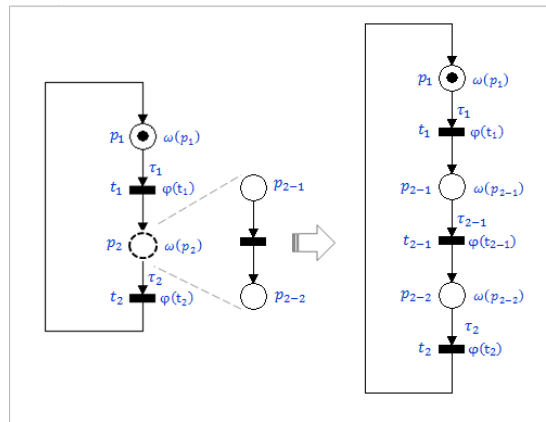


Figure 4 - Refinamento Hierárquico de lugar, para uma RPIS^{HT}, de acordo com Definição 4.3, acima.

⁷ Na RP Condição/Evento é permitido apenas uma ficha em cada lugar, então o post-set da transição tem que ser um lugar sem marcação.

⁸ A Rede de Petri Não-Autônoma descreve ou modela o funcionamento de um sistema, cuja evolução é condicionada por eventos externos e/ou pelo tempo. Uma RP Não-Autônoma é sincronizada e/ou temporizada.

4.3.1 Comportamento Dinâmico da RPIS^{HT}

Na RPIS, os lugares (círculos) são usados para descrever o estado dos controladores. Estes lugares podem ser marcados (indicados por uma ficha no lugar) ou não marcados. Enquanto um lugar é marcado, este pode influenciar seu meio ambiente pela definição de uma função de saída.

Então, o estado do controlador é dado a qualquer momento pelo conjunto de lugares marcados. E assim, a dinâmica do comportamento de uma RPIS é dada pelo fluxo de marcas através da rede. Este fluxo é habilitado pelo disparo de uma transição. Uma transição dispara, imediatamente ou após um tempo de atraso τ_i , se seus lugares de entrada estão marcados, seus lugares de saída não estão marcados e sua condição de disparo $\varphi(t_i)$ é verdadeira. O disparo de uma transição t_i remove uma marca de cada lugar de entrada e coloca uma marca em cada lugar de saída. Em resumo, para o processo de disparo existem quatro regras a serem seguidas:

- A transição está habilitada, se todos os seus pré-lugares estão marcados e todos os seus pós-lugares não estão marcados e os "clocks" dos pré-lugares mostram tempos que são maiores ou iguais que o tempo de atraso especificado nos arcos, ou seja, $\delta_i \geq \tau_i$.
- Uma transição habilitada dispara imediatamente, quando sua condição de disparo é satisfeita, $\varphi(t_i) = V$.
- Todas as transições que podem disparar e não estão em conflito com outras transições, disparam simultaneamente. (Uma vez que na RPIS, conflitos são tratados como erros de projeto, não há regras para a resolução dos mesmos).
- O processo de disparo é iterado até que uma marcação estável é alcançada (ou seja, até que, sob a atual configuração de sinais de entrada, nenhuma transição pode mais disparar). Uma vez que é suposto que o disparo de uma transição não toma tempo, o disparo iterado é interpretado como simultâneo.

Depois do disparo das transições, os sinais de saída são recalculados pela aplicação da função Ω à marcação..

5.0 - APLICAÇÃO

5.1 Descrição Informal do Sistema

Utilizando-se o sistema de Controle Sequencial de Partida e Parada de uma Unidade de Geração Hidráulica de Energia Elétrica, como exemplo de aplicação, têm-se como Especificação Informal do Problema de Controle, os seguintes documentos e informações técnicas: Diagrama de Estados Estáveis da UG, Lista de Sinais, Caderno de Encargos do SDSC, Diagramas Lógicos de Comando, Diagramas de Tubulação e Instrumentação (P&ID) dos vários sistemas envolvidos, Diagramas Unifilares e Diagramas Elétricos Funcionais de Comando dos sistemas envolvidos, Tabela de Atuação das Proteções, Especificações Técnicas, dentre outros. Destaca-se dentre estes, para esta aplicação, o Diagrama de Operação dos estados da UG, representado na Figura 5.

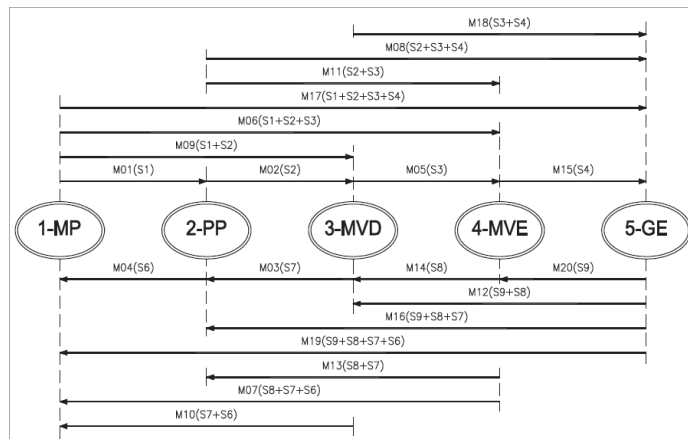


Figura 5 - Diagrama de Operação dos Estados Estáveis da UG (original da Especificação Informal do projeto).

5.2 Formalização

A formalização do sistema de controle das sequências de partida e parada, de acordo com as informações da Descrição Informal do Sistema (item 5.1), pode ser modelada primeiramente em uma RP Subjacente⁹ utilizando-se uma abordagem "top down", ou seja, a construção do modelo por refinamentos sucessivos, conforme Figura 6.

⁹ A RP Subjacente é uma RP Ordinária Marcada Binária sem interpretação. Representa a estrutura da RP, as atividades concorrentes, paralelas, em sequência, etc. É possível analisar as propriedades estruturais e as chamadas boas propriedades das RP marcadas, como: Vivacidade, Limitabilidade e Reiniciabilidade [04], [11], [12].

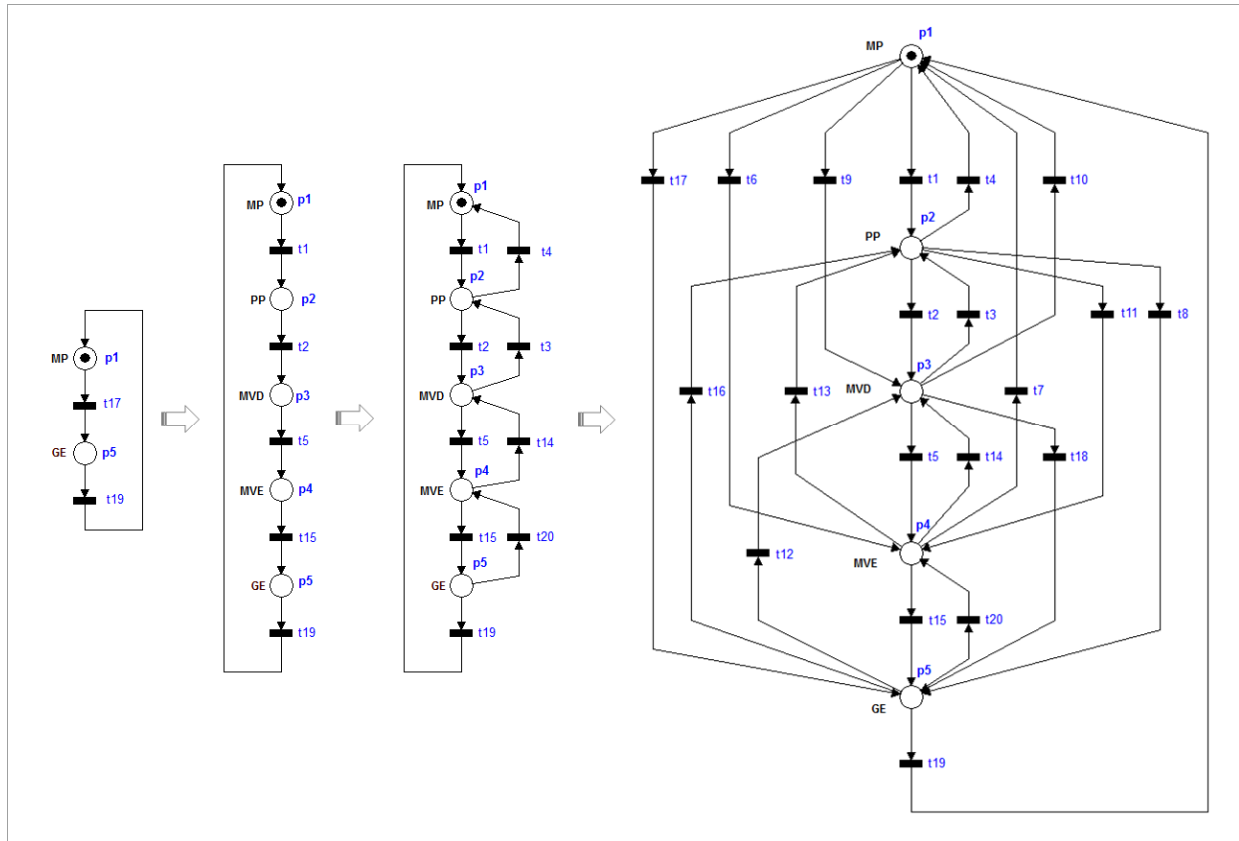


Figura 6 - Modelagem Estrutural em RP Ordinária Marcada do sistema através de uma abordagem “top down”.

Considerando-se o conjunto de dados de entrada do problema, após uma análise, comprova-se que esta RP Subjacente é uma RP C/E⁸, a qual apresenta as chamadas boas propriedades do modelo, ou seja, é Limitada, Reiniciável e Viva. Em seguida, passa-se progressivamente a um modelo em RPIS^T, refinando sua descrição através do enriquecimento da interpretação e adicionando temporizações aos arcos de entrada das transições, quando necessário, de acordo com o projeto (Descrição Informal do Sistema), chegando-se a RP da Figura 7.

Na RPIS^T, os conflitos em potencial são evitados pelas temporizações τ_i dos arcos de entrada nas transições, e suas funções de disparo $\varphi(t_i)$.

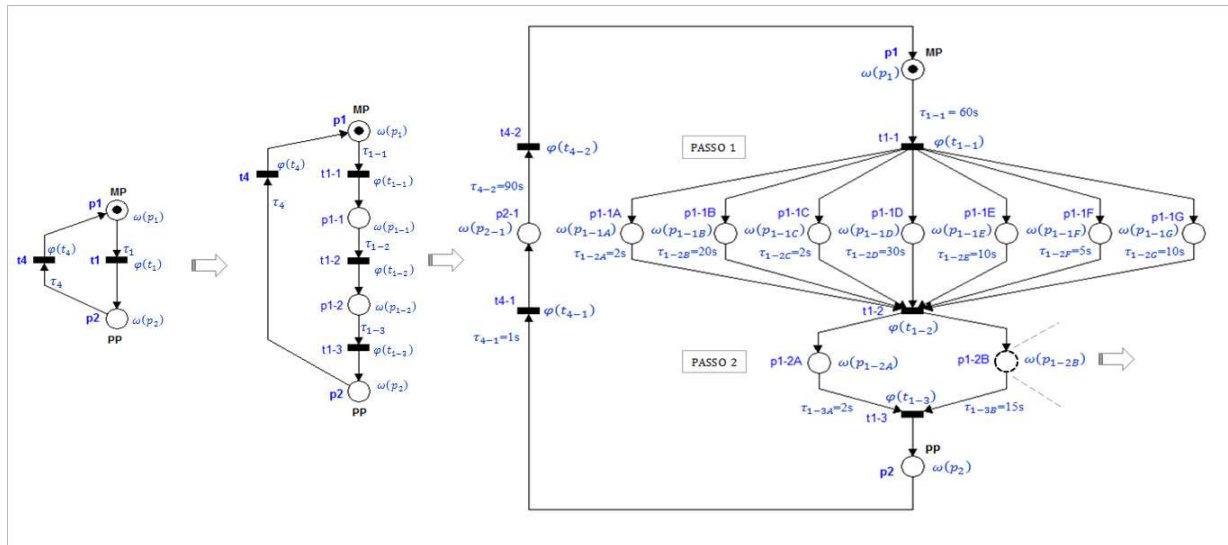


Figura 7 - Modelagem do sistema em RPIS^H, através de uma abordagem “top down”.

Onde se identificam os lugares: p1-MP: Máquina Parada; p1-1A: Desligar Aquecedores do Gerador; p1-1B: Ligar Sistema de Água de Resfriamento; p1-1C: Ligar Exaustores; p1-1D: Ligar Bombas de Circulação de Óleo; p1-1E: Ligar Bomba Óleo Reg. de Velocidade; p1-1F: Aplicar Freios no Gerador; p1-1G: Abrir Válvula Sist. Água de

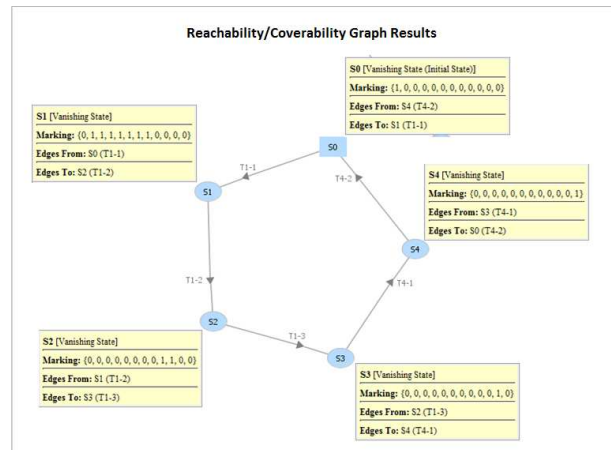


Figura 9 – (a) Modelagem e Simulação

Figura 9 – (b) Classificação e Análise do Modelo

Figura 9 – Análise do Modelo em RP da Sequência MP à PP da UG.

Pela análise dos Grafos de Alcançabilidade e informações das Figuras 8 e 9, constata-se que estas RPs apresentam as seguintes propriedades relativas às RPs marcadas (que dependem significativamente de sua marcação inicial), denominadas “boas propriedades” (4) consideradas importantes para o desempenho do algoritmo de controle:

- a. Limitabilidade e Segurança. Todos seus lugares são k-limitados, onde $k=1$, isto é, as RPs são binárias e seguras. Como os lugares representam condições lógicas, a presença de mais de uma marca em um lugar, significaria uma incoerência no modelo.
- b. Vivacidade e Livre de Bloqueios Mortais (deadlocks). Todas as suas transições são vivas, ou seja, toda transição t_i pode ser sensibilizada a partir de qualquer marcação m_a do Grafo de Alcançabilidade, através de uma determinada sequência de disparo. Uma RP Viva garante que não há bloqueio (ou conflito mortal) provocado pela estrutura da rede e também a ausência de partes mortas (que não são atingidas). Na prática um conflito mortal pode se caracterizar pelo travamento do programa do CLP no momento de sua execução, podendo trazer graves consequências.
- c. Reiniciabilidade. A partir de qualquer marcação acessível m_a do Grafo de Alcançabilidade existe uma sequência de disparo que leva a rede de volta à marcação inicial m_0 . Esta é uma propriedade característica da maioria dos sistemas que possuem comportamentos sequenciais e repetitivos, como é o caso.

Estas modelagem e análise consideram a RP não Interpretada ou Subjacente, a qual pode investigar as propriedades dependentes da sua estrutura e marcação inicial, não considera a interação com o meio externo e temporizações.

6.0 - CONCLUSÃO

Apresentou-se a aplicação de uma metodologia para formalização, modelagem e análise do algoritmo de controle do sistema proposto, com foco na fase de *Especificação Formal*, utilizando-se uma abordagem baseada em modelo, através de um formalismo por *Redes de Petri*, especificamente RP Ordinária Marcada Binária sem Interpretação (RP Subjacente), RP Interpretada para Processos e RP Interpretada por Sinais Hierárquica Temporizada (RPIS^{HT}) e, como método para validação, a verificação das chamadas boas propriedades da Rede de Petri Subjacente, quais sejam: Limitabilidade e Segurança, Vivacidade e Livre de Bloqueios Mortais, Reiniciabilidade.

Apesar desta modelagem e análise terem sido feitas na RP Não Interpretada (ou Subjacente), ou seja, sob uma abordagem discreta, a qual modela somente a relação de causalidade entre as ações, certas propriedades estruturais que dependem da marcação inicial são conservadas, como por exemplo, a ausência de bloqueio mortal, o que facilita a análise posterior da RP Interpretada, como também, permite desde o início evidenciar incoerências e evitar custos adicionais por erros na fase de especificação.

Por outro lado, para a especificação completa de algoritmos de controle utilizados em CLP's para sistemas reais, esta abordagem discreta não é totalmente suficiente, pois não são consideradas as saídas e entradas digitais que interagem com o ambiente externo, as informações de temporização e contadores de tempo que podem dar continuidade ao processo quando não há disponíveis sinais de sensores e atuadores, ou ainda, para prever funções de supervisão e intertravamentos, há a necessidade de se modelar um sistema comunicando-se permanentemente com o ambiente externo. Isto é possível com a utilização da RPI e da RPIS, a qual é estruturada em duas partes Controle e Dados.

A parte Controle descreve os encadeamentos de eventos e atividades, é descrita pela RP Subjacente e a parte de Dados ou Operativa descreve a estrutura de dados interna ao sistema e os seus cálculos, onde considera o tempo e as informações vindas do exterior. A interpretação da RP define as inter-relações entre a parte Controle, Dados e

o ambiente externo, associando condições de disparo (entradas) às transições, tratamento e ações aos lugares (saídas) através de funções lógicas.

Com base em propriedades da RP Subjacente do modelo, a análise e validação formal tornam-se mais fáceis com o suporte de aplicativos de RP, como: PIPE, HPSim, VisObjNet e SIPN-Editor. Estes aplicativos podem ser encontrados em (14).

7.0 - REFERÊNCIAS BIBLIOGRÁFICAS

- (01) ANSI/IEEE 1010-1987. IEEE Guide for Control of Hydroelectric Power Plants, Institute of Electrical and Electronics Engineers. Revision of IEEE Std. 1010-1987. 2006.
- (02) Jardini, J. A. Sistemas Digitais para Automação da Geração, Transmissão e Distribuição de Energia Elétrica. São Paulo – Brasil: Edição Universitária, 1996.
- (03) Siqueira, R. A. Modernização de uma Usina Hidrelétrica com Automação e Integração dos Sistemas Auxiliares. XVII SNPTee - Seminário Nacional de Produção e Transmissão de Energia Elétrica, Grupo I – Geração Hidráulica – GGH. Outubro, 2003, Uberlândia, MG.
- (04) Cardoso J.; Valette R. Redes de Petri. Florianópolis: Editora da UFSC, 1997. 212p.
- (05) Jardini, J. A.; Mendes, M. F. Evolução dos Sistemas de Automação Elétrica: Caminhos das Modernizações de Usinas Hidrelétricas - XIII ERLAC - CIGRE - Comité de Estudio B5 - Protecciones de Sistemas y Automatización de Subestaciones - Maio/2009.
- (06) IEC, International Standard 61131-3: A Programmable Logic Controllers, Part 3: Languages. 1992.
- (07) International Electrotechnical Commission - IEC. Standard IEC 61850-7-410, 7-410: Hydroelectric Power Plants - Communication for Monitoring and Control. (S.I), 2007-08. Edition 1.0.
- (08) Frey, G., Design and formal Analysis of Petri Net based Logic Control Algorithms, Dissertation, University of Kaiserslautern, Shaker Verlag, Aachen, April, 2002.
- (09) Frey G. and Litz L., "Verification and Validation of Control Algorithms by Coupling of Interpreted Petri Nets", Proc. of the IEEE International Conference on Systems, Man, and Cybernetics, SMC'98, San Diego, 1998 Vol. 1, pp. 7-12.
- (10) Litz L. and Frey G.: A Senior Course on Logic Process Control based on Petri Nets Proceedings of the IEEE. SMC'98, San Diego, Vol. 1, pp. 274-277, 1998.
- (11) Murata, T. Petri Nets: Properties, Analysis and Applications. Proceedings of the IEEE Vol. 77, No. 4, April 1989.
- (12) David, R.; Alla H. Discrete, Continuous, and Hybrid Petri Nets, Second Edition: Springer-Verlag Berlin Heidelberg, 2010.
- (13) Heuser, C. A. Modelagem conceitual de sistemas: redes de Petri. Versão preliminar publicada para a V escola brasileiro-argentina de informática. Campinas: Editora R. Vieira, 1990. 150p.

8.0 - DADOS BIOGRÁFICOS



Ricardo Alves de Siqueira nasceu em Jaú – SP, em 22 de outubro de 1958, formado em Engenharia Elétrica-Eletrônica pela Universidade do Vale do Paraíba (UNIVAP) em 1997. Mestre em Engenharia Mecânica (Mecatrônica) pela Universidade de Taubaté (UNITAU) em 2004. Doutorando em Engenharia Elétrica, Automação de Sistemas Elétricos de Potência pela Escola Politécnica da USP, Departamento de Engenharia e Automação Elétricas (PEA), orientado pelo Prof. Dr. José Antônio Jardini. É membro do IEEE/PES. Atualmente está como Gerente de Engenharia na empresa VOITH Hydro Ltda (a Voith and Siemens Company), onde atua na área de Usinas Hidrelétricas, desde Abril de 2001.



José Antonio Jardini nasceu em Espírito Santo do Pinhal – SP, em 27 de março de 1941. Obteve os graus de Engenheiro Elétrico, Mestre e Doutor pela Escola Politécnica da Universidade de São Paulo em 1963, 1970 e 1973, respectivamente. De 1964 a 1991 trabalhou na Themag Eng. Ltda. desenvolvendo estudos de sistemas de potência e projetos de Linhas de Transmissão e Automação de Sistemas de Potência. Atualmente é professor titular no Departamento de Engenharia de Energia e Automação Elétrica da Universidade de São Paulo. É membro do CIGRE tendo sido o representante Brasileiro na SC38 da CIGRE e membro dos grupos B2 e B4. É fellow member da IEEE e Distinguished Lecturer da IAS/IEEE e PES/IEEE. Entre suas áreas de interesse destacam-se a Automação de GTD, linhas e estudos de sistemas de potência.